

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-125066

(43)Date of publication of application : 17.05.1996

(51)Int.CI.

H01L 23/12

H01L 23/28

(21)Application number : 06-284536

(71)Applicant : DAINIPPON PRINTING CO LTD

(22)Date of filing : 26.10.1994

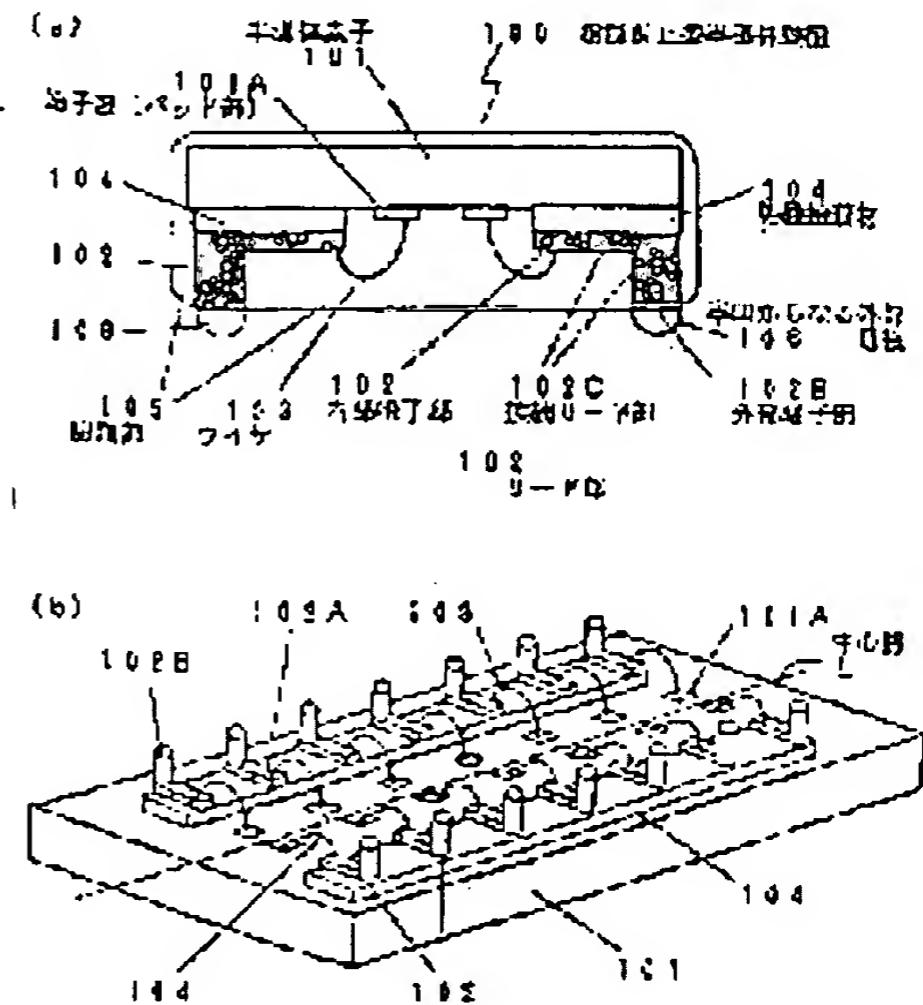
(72)Inventor : YAGI YUTAKA
MORITA MICHIEHIKO

(54) RESIN-SEALED SEMICONDUCTOR DEVICE AND LEAD FRAME USED FOR IT, AND MANUFACTURE OF RESIN-SEALED SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To raise occupancy rate of a chip and to miniaturize a semiconductor device by fixing a plurality of lead parts wherein an inside terminal part and an outside terminal part are integrated to a semiconductor element surface through an insulation adhesive layer and by connecting an outside electrode part consisting of solder to an outside terminal part.

CONSTITUTION: A plurality of lead parts 102 wherein an inside terminal part 102A, an outside terminal part 102B and a connection lead part 102C are integrated are sealed and provided to a terminal side surface of a semiconductor element 101 through an insulation adhesive layer 104. An outside electrode 106 consisting of solder for mounting on a circuit substrate, etc., is connected to an outside terminal part 102B of each of a plurality of leads 102. At least a part of the outside electrode 106 consisting of solder is provided to be exposed to an outside from a resin part 105. Thereby, it is possible to raise occupation rate of a chip in a package size of a semiconductor device to correspond to miniaturization of a semiconductor device and to reduce the mounting area of the semiconductor device on a circuit substrate.



LEGAL STATUS

[Date of request for examination] 23.08.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3475306

[Date of registration] 26.09.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特願平6-125066

(43)公開日 平成8年(1996)5月17日

(51)Int.Cl.⁶

認別記号 庁内整理番号

F I

技術表示箇所

H 01 L 23/12

23/28

A 6921-4E

H 01 L 23/12

L

審査請求 未請求 請求項の数4 FD (全7頁)

(21)出願番号

特願平6-284536

(22)出願日

平成6年(1994)10月26日

(71)出願人 000002897

大日本印刷株式会社

東京都新宿区市谷加賀町一丁目1番1号

(72)発明者 八木裕

東京都新宿区市谷加賀町一丁目1番1号

大日本印刷株式会社内

(72)発明者 森田道彦

東京都新宿区市谷加賀町一丁目1番1号

大日本印刷株式会社内

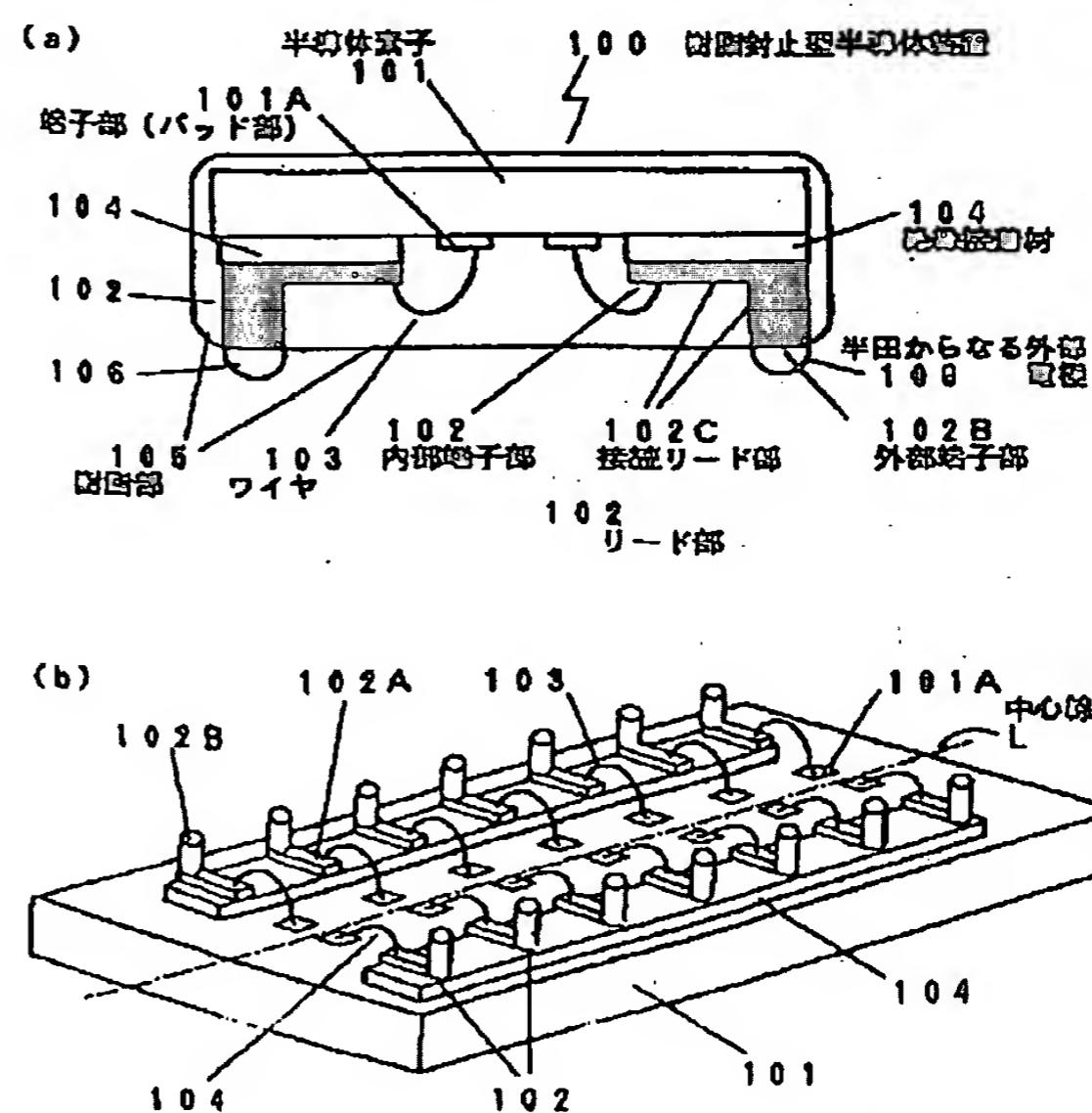
(74)代理人 弁理士 小西淳美

(54)【発明の名称】樹脂封止型半導体装置とそれに用いられるリードフレーム、及び樹脂封止型半導体装置の製造方法

(57)【要約】

【目的】更なる樹脂封止型半導体装置の高集積化、高機能化が求められている中、半導体装置パッケージサイズにおけるチップの占有率を上げ、半導体装置の小型化に対応させ、同時に従来のT S O P等の小型パッケージに困難であった更なる多ピン化を実現した樹脂封止型半導体装置を提供する。

【構成】半導体素子の端子側の面に、半導体素子の端子と電気的に結線するための内部端子部と、半導体素子の端子側の面へ直交して外部へと向く外部回路への接続のための外部端子部と、前記内部端子部と外部端子部とを連結する接続リード部とを一体とした複数のリード部とを、絶縁接着材層を介して、固着して設けており、且つ、回路基板等への実装のための半田からなる外部電極を前記複数の各リードの外部端子部に連結させ、少なくとも前記半田からなる外部電極の一部は樹脂部より外部に露出させて設けている。



【特許請求の範囲】

【請求項1】 半導体素子の端子側の面に、半導体素子の端子と電気的に結線するための内部端子部と、半導体素子の端子側の面へ直交して外部へと向く外部回路への接続のための外部端子部と、前記内部端子部と外部端子部とを連結する接続リード部とを一体としたリード部を複数個、絶縁接着材層を介して、固着して設けており、且つ、回路基板等への実装のための半田からなる外部電極を前記複数の各リードの外部端子部に連結させ、少なくとも前記半田からなる外部電極の一部は樹脂部より外部に露出させて設けていることを特徴とする樹脂封止型半導体装置。

【請求項2】 請求項1において、半導体素子の端子は半導体素子の端子面の一対の辺の略中心部線上にそって配置されており、リード部は複数の端子を挟むように対向し前記一対の辺に沿い設けられていることを特徴とする樹脂封止型半導体装置。

【請求項3】 半導体素子の端子と電気的に結線するための内部端子部と、外部回路と接続するための外部端子部と、前記内部端子部と外部端子部とを連結する接続リード部とを一体とし、該外部端子部を、接続リード部を介して、リードフレーム面から直交する一方方向側に突出させ、対向し先端部同士で連結部を介して接続する一対の内部端子部を複数設けており、且つ、各外部端子部の外側で、接続リード部と連結し、一体として全体を保持する外枠部を設けていることを特徴とするリードフレーム。

【請求項4】 半導体素子の端子側の面に、半導体素子の端子と電気的に結線するための内部端子部と、半導体素子の端子側の面へ直交して外部へと向く外部回路への接続のための外部端子部と、前記内部端子部と外部端子部とを連結する接続リード部とを一体とした複数のリード部とを、絶縁接着材層を介して、固着して設けており、且つ、回路基板等への実装のための半田からなる外部電極を前記複数の各リードの外部端子部に連結させ、少なくとも前記半田からなる外部電極の一部は樹脂部より外部に露出させて設けている樹脂封止型半導体装置の製造方法であって、少なくとも、(A)エッチング加工にて、半導体素子の端子と電気的に結線するための内部端子部と、外部回路と接続するための外部端子部と、前記内部端子部と外部端子部とを連結する接続リード部とを一体とし、該外部端子部を、接続リード部を介して、リードフレーム面から直交する一方方向側に突出させ、対向し先端部同士で連結部を介して接続する一対の内部端子部を複数設けており、且つ、各外部端子部の外側で、接続リード部と連結し、一体として全体を保持する外枠部を設けているリードフレームを作製する工程、(B)前記リードフレームの外部端子部側でない面(裏面)に絶縁材を設け、打ち抜き金型により、対向する内部端子部同士を接続する連結部と該連結部に対応する位置に設

けられた絶縁材とを打ち抜き、リードフレームの打ち抜かれた部分が半導体素子の端子部にくるようにして、前記接着材を介して、リードフレーム全体を半導体素子へ搭載する工程、(C)リードフレームの外枠部を含む不要の部分を打ち抜き金型により切断除去する工程、

(D)半導体素子の端子部と、切断されて、半導体素子へ搭載された内部端子部の先端部とをワイヤボンディングした後に、樹脂により外部端子部面のみを外部に露出させて全体を封止する工程、(E)前記外部に露出した外部端子部面に半田からなる外部電極を作製する工程、とを含むことを特徴とする樹脂封止型半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体素子を搭載する樹脂封止型の半導体装置(プラスチックパッケージ)に関する、特に、実装密度を向上させ、且つ、多ピン化に対応できる半導体装置とその製造方法に関する。

【0002】

【従来の技術】近年、半導体装置は、高集積化、小型化技術の進歩と電子機器の高性能化と軽薄短小化の傾向(時流)から、LSIのASICに代表されるように、ますます高集積化、高機能化になってきている。これに伴い、リードフレームを用いた封止型の半導体装置プラスチックパッケージにおいても、その開発のトレンドが、SOJ(Small Outline J-Leaded Package)やQFP(Quad Flat Package)のような表面実装型のパッケージを経て、TSOP(Tin Small Outline Package)の開発による薄型化を主軸としたパッケージの小型化へ、さらにはパッケージ内部の3次元化によるチップ収納効率向上を目的としたLOC(Lead On Chip)の構造へと進展してきた。しかし、樹脂封止型半導体装置パッケージには、高集積化、高機能化とともに、更に一層の多ピン化、薄型化、小型化が求められており、上記従来のパッケージにおいてもチップ外周部分のリードの引き回しがあるため、パッケージの小型化に限界が見えてきた。また、TSOP等の小型パッケージにおいては、リードの引き回し、ピンピッチから多ピン化に対しても限界が見えてきた。

【0003】

【発明が解決しようとする課題】上記のように、更なる樹脂封止型半導体装置の高集積化、高機能化が求められており、樹脂封止型半導体装置パッケージの一層の多ピン化、薄型化、小型化が求められている。本発明は、このような状況のもと、半導体装置パッケージサイズにおけるチップの占有率を上げ、半導体装置の小型化に対応させ、回路基板への実装面積を低減できる、即ち、回路基板への実装密度を向上させることができる樹脂封止型半導体装置を提供しようとするものである。また、同時

に従来のT S O P等の小型パッケージに困難であった更なる多ピン化を実現しようとするものである。

【0004】

【課題を解決するための手段】本発明の樹脂封止型半導体装置は、半導体素子の端子側の面に、半導体素子の端子と電気的に結線するための内部端子部と、半導体素子の端子側の面へ直交して外部へと向く外部回路への接続のための外部端子部と、前記内部端子部と外部端子部とを連結する接続リード部とを一体とした複数のリード部とを、絶縁接着材層を介して、固着して設けており、且つ、回路基板等への実装のための半田からなる外部電極を前記複数の各リードの外部端子部に連結させ、少なくとも前記半田からなる外部電極の一部は樹脂部より外部に露出させて設けていることを特徴とするものである。尚、上記において、内部端子部と外部端子部とを一体とした複数のリード部の配列を半導体素子の端子側面上に二次元的に配列し、外部電極部を半田ボールにて形成することによりBGA (Ball Grid Array) タイプの樹脂封止型半導体装置とすることもできる。

【0005】そして、上記において、半導体素子の端子は半導体素子の端子面の一対の辺の略中心部線上にそって配置されており、リード部は複数の端子を挟むように対向し前記一対の辺に沿い設けられていることを特徴とするものである。また、本発明のリードフレームは、樹脂封止型半導体装置用のリードフレームであって、半導体素子の端子と電気的に結線するための内部端子部と、外部回路と接続するための外部端子部と、前記内部端子部と外部端子部とを連結する接続リード部とを一体とし、該外部端子部を、接続リード部を介して、リードフレーム面から直交する一方側に突出させ、対向し先端部同士で連結部を介して接続する一対の内部端子部を複数設けており、且つ、各外部端子部の外側で、接続リード部と連結し、一体として全体を保持する外枠部を設けているリードフレームを作製する工程、(B) 前記リードフレームの外部端子部側でない面(裏面)に絶縁材を設け、打ち抜き金型により、対向する内部端子部同士を接続する連結部と該連結部に対応する位置に設けられた絶縁材とを打ち抜き、リードフレームの打ち抜かれた部分が半導体素子の端子部にくるようにして、前記接着材を介して、リードフレーム全体を半導体素子へ搭載する工程、(C) リードフレームの外枠部を含む不要の部分を打ち抜き金型により切断除去する工程、(D) 半導体素子の端子部と、切断されて、半導体素子へ搭載された内部端子部の先端部とをワイヤボンディングした後に、樹脂により外部端子部面のみを外部に露出させて全体を封止する工程、(E) 前記外部に露出した外部端子部面に半田からなる外部電極を作製する工程、とを含むことを特徴とするものである。

【0007】

【作用】本発明の樹脂封止型半導体装置は、上記のような構成にすることにより、半導体装置パッケージサイズにおけるチップの占有率を上げ、半導体装置の小型化に対応できるものとしている。即ち、半導体装置の回路基板への実装面積を低減し、回路基板への実装密度の向上を可能としている。詳しくは、内部端子部、外部端子部とを一体とした複数のリード部を半導体素子面に絶縁接着材層を介して固定し、前記外部端子部に半田からなる外部電極部を連結させていることより、装置の小型化を達成している。そして、上記半田からなる外部電極部を、半導体素子面に略平行な面で二次元的に配列することにより、半導体装置の多ピン化を可能としている。半田からなる外部電極部を半田ボールとし、二次元的に該外部電極部を配列した場合にはBGAタイプとなり、半導体装置の多ピン化にも対応できる。また、上記において、半導体素子の端子が半導体素子の端子面の一対の辺の略中心部線上にそって配置され、リード部は複数の端子を挟むように対向し前記一対の辺に沿い設けられており、簡単な構造とし、量産性に適した構造としている。本発明のリードフレームは、上記のような構成にすることにより、上記樹脂封止型半導体装置の製造を可能とするものであるが、通常のリードフレームと同様のエッチング工程の中で、ハーフエッチングを用いて作製すること

記半田からなる外部電極の一部は樹脂部より外部に露出させて設けている樹脂封止型半導体装置の製造方法であって、少なくとも、(A) エッチング加工にて、半導体素子の端子と電気的に結線するための内部端子部と、外部回路と接続するための外部端子部と、前記内部端子部と外部端子部とを連結する接続リード部とを一体とし、該外部端子部を、接続リード部を介して、リードフレーム面から直交する一方側に突出させ、対向し先端部同士で連結部を介して接続する一対の内部端子部を複数設けており、且つ、各外部端子部の外側で、接続リード部と連結し、一体として全体を保持する外枠部を設けているリードフレームを作製する工程、(B) 前記リードフレームの外部端子部側でない面(裏面)に絶縁材を設け、打ち抜き金型により、対向する内部端子部同士を接続する連結部と該連結部に対応する位置に設けられた絶縁材とを打ち抜き、リードフレームの打ち抜かれた部分が半導体素子の端子部にくるようにして、前記接着材を介して、リードフレーム全体を半導体素子へ搭載する工程、(C) リードフレームの外枠部を含む不要の部分を

打ち抜き金型により切断除去する工程、(D) 半導体素子の端子部と、切断されて、半導体素子へ搭載された内部端子部の先端部とをワイヤボンディングした後に、樹脂により外部端子部面のみを外部に露出させて全体を封止する工程、(E) 前記外部に露出した外部端子部面に半田からなる外部電極を作製する工程、とを含むことを特徴とするものである。

【0007】

【作用】本発明の樹脂封止型半導体装置は、上記のような構成にすることにより、半導体装置パッケージサイズにおけるチップの占有率を上げ、半導体装置の小型化に対応できるものとしている。即ち、半導体装置の回路基板への実装面積を低減し、回路基板への実装密度の向上を可能としている。詳しくは、内部端子部、外部端子部とを一体とした複数のリード部を半導体素子面に絶縁接着材層を介して固定し、前記外部端子部に半田からなる外部電極部を連結させていることより、装置の小型化を達成している。そして、上記半田からなる外部電極部を、半導体素子面に略平行な面で二次元的に配列することにより、半導体装置の多ピン化を可能としている。半田からなる外部電極部を半田ボールとし、二次元的に該外部電極部を配列した場合にはBGAタイプとなり、半導体装置の多ピン化にも対応できる。また、上記において、半導体素子の端子が半導体素子の端子面の一対の辺の略中心部線上にそって配置され、リード部は複数の端子を挟むように対向し前記一対の辺に沿い設けられており、簡単な構造とし、量産性に適した構造としている。本発明のリードフレームは、上記のような構成にすることにより、上記樹脂封止型半導体装置の製造を可能とするものであるが、通常のリードフレームと同様のエッチング工程の中で、ハーフエッチングを用いて作製すること

とができる。本発明の樹脂封止型半導体装置の製造方法は、上記リードフレームを用いて、リードフレームの外部端子部側でない面（裏面）に絶縁材を設け、打ち抜き金型により、対向する内部端子部同士を接続する連結部と該連結部に対応する位置に設けられた絶縁材とを打ち抜き、リードフレームの打ち抜かれた部分が半導体素子の端子部にくるようにして、前記接着材を介して、リードフレーム全体を半導体素子へ搭載し、リードフレームの外枠部を含む不要の部分を打ち抜き金型により切断除去することにより、内部端子と外部端子を一体とした組みを多数半導体装置上に搭載した、本発明の、半導体装置の小型化が可能な、且つ、多ピン化が可能な樹脂封止型半導体装置の作製を可能としている。

【0008】

【実施例】本発明の樹脂封止型半導体装置の実施例を以下、図にそって説明する。図1(a)は本実施例樹脂封止型半導体装置の断面概略図であり、図1(b)は要部の斜視図である。図1中、100は樹脂封止型半導体装置、101は半導体素子、102はリード部、102Aは内部端子部、102Bは外部端子部、102Cは接続リード部、101Aは端子部(パッド部)、103はワイヤ、104は絶縁接着材、105は樹脂部、106は半田(ペースト)からなる外部電極である。本実施例樹脂封止型半導体装置は、後述するリードフレームを用いたもので、内部端子部102A、外部端子部102Bを一体としたL字型のリード部102を多数半導体素子101上に絶縁接着材104を介して搭載し、且つ、外部端子部102B先に半田からなる外部電極を樹脂部105より外部へ突出させて設けた、パッケージ面積が略半導体装置の面積に相当する樹脂封止型半導体装置であり、回路基板へ搭載される際には、半田(ペースト)を溶解、固化して、外部端子部102Bが外部回路と電気的に接続される。本実施例樹脂封止型半導体装置は、図1(b)に示すように、半導体素子101の端子部(パッド部)101Aは半導体素子の中心線しはさみ対向して2個づつ、中心線しに沿って配置されており、リード部102も、内部端子部102Aが前記端子部(パッド部)に沿った位置に半導体素子101の面の外側に中心線を挟み対向するように配置されている。外部端子部102Bは内部端子部102Aから接続リード部102Cを介して離れて位置し、ほぼ半導体素子の側面までに達した位置で半導体素子面に直交する方向に、接続リード102CがL字に曲がり、外部端子部102Bはその先端に位置し、半導体素子の面に平行な面方向で一次元的な配列をしている。即ち、中心線しを挟み2列の外部端子部102Bの配列を設けている。そして、各外部端子部に連結させ、半田(ペースト)からなる外部電極106を樹脂部105より外部に露出させて設けている。尚、絶縁接着材104としては、1.00μm厚のポリイミド系の熱可塑性接着剤HM122C(日立化成株式会

社製)を用いたが、他には、シリコン変成ポリイミドITA1715(住友ベークライト株式会社)や熱硬化型接着剤HG5200(巴川製紙株式会社株製)等が挙げられる。上記実施例では、半田ペーストからなる外部電極であるが、この部分は半田ボールに代えても良い。尚、本実施例樹脂封止型半導体装置は、上記のように、パッケージ面積が略半導体装置の面積に相当する、面積的に小型化されたパッケージであるが、厚み方向についても、略1.0mm厚以下にすることでき、薄型も同時に達成できるものである。本実施例においては外部電極部を、半導体素子の端子部(パッド部)に沿い2列に配列したが、半導体素子の端子の位置を二次元的に配置し、内部端子部と外部端子部との一体となった組みを複数、半導体素子の端子面側に二次元的に配列して搭載することにより、半導体素子の、一層の多ピン化に十分対応できる。

【0009】次いで、本発明のリードフレームの実施例を挙げ、図にもとづいて説明する。本実施例リードフレームは、上記実施例半導体装置に用いられたものである。図2は実施例リードフレームの平面図を示すもので、図2中、200はリードフレーム、201は内部端子部、202は外部端子部、203は接続リード部、204は連結部、205は外枠部である。リードフレームは42合金(Ni42%のFe合金)からなり、リードフレームの厚さは、内部端子部のある薄肉部で0.05mm、外部端子部のある厚肉部で0.2mmである。内部端子部の対向する先端部同士を連結する連結部205も薄肉(0.05mm厚)に形成されており、後述する半導体装置を作製する際の打ち抜き金型にて打ち抜きし易い構造となっている。本実施例では外部端子部202は丸状であるが、これに限定はされない。また、リードフレーム素材として42合金を用いたがこれに限定されない。銅系合金でも良い。

【0010】次に、上記実施例リードフレームの製造方法を図を用いて簡単に説明する。図4は本実施例リードフレームを製造した工程を示したものである。先ず、42合金(Ni42%のFe合金)からなる、厚さ0.2mmのリードフレーム素材300を準備し、板の両面を脱脂等を行い良く洗浄処理した(図3(a))後、リードフレーム素材300の両面に感光性のレジスト301を塗布し、乾燥した。(図3(b))

次いで、リードフレーム素材300の両面から所定のパターン版を用いてレジストの所定の部分のみに露光を行った後、現像処理し、レジストパターン301Aを形成した。(図3(c))

尚レジストとしては東京応化株式会社製のネガ型液状レジスト(PMERレジスト)を使用した。次いで、レジストパターン301Aを耐腐蝕性膜として、57°C、48ボーメの塩化第二鉄水溶液にて、リードフレーム素材300の両面からスプレイエッチングして、外形形状

の平面図が図2に示されるリードフレームを作製した(図3(d))。図2(b)のは、図2のA1-A2における断面図である。この後、レジストを剥膜した後、洗浄処理を施した後、所定の箇所(内部端子部分を含む領域)のみに金メッキ処理を行った。(図3(e))尚、上記リードフレームの製造工程においては、図2(b)に示すように、厚肉部と薄肉部を形成するため、外部端子形成面側からのエッチング(腐蝕)を多く行い、反対面側からは少なめにエッチング(腐蝕)を行った。また、金メッキに代え、銀メッキやパラジウムメッキでも良い。上記のリードフレームの製造方法は、1ヶの半導体装置を作製するために必要なリードフレーム1ヶの製造方法であるが、通常は生産性の面から、リードフレーム素材をエッチング加工する際、図2に示すリードフレームを複数個面付けした状態で作製し、上記の工程を行う。この場合は、図2に示す外枠部205の一部に連結する枠部(図示していない)をリードフレームの外側に設けて面付け状態とする。

【0011】次に、上記のようにして作製されたリードフレームを用いた、本発明の樹脂封止型半導体装置の製造方法の実施例を図にそって説明する。図4は、本実施例樹脂封止型半導体装置の製造工程を示すものである。図3に示すようにして作製されたリードフレーム400の外部端子部402形成面(表面)と対向する裏面に、ポリイミド系熱硬化型の絶縁接着材(テープ)401(日立化成株式会社製、HM122C)を、400°C、6Kg/m²で1.0秒熱圧着して貼りつけた(図4(a))。この状態の平面図を図5に示す。この後打ち抜き金型405A、405Bにて(図4(b))、対向する内部端子部の先端部を連結する連結部403と、その部分の絶縁接着材(テープ)401とを打ち抜いた。(図4(c))

次いで、外枠打ち抜きおよび圧着用金型406A、406Bを用い、外枠部404を含む不要の部分を切り離す(図4(d))と同時に、絶縁接着材404を介して半導体素子407上にリード部408の熱圧着を行った。(図4(e))

尚、この図4(d)に示す、接続リードと連結してリードフレーム全体を支えている外枠部204を含む不要の部分を切り離しは、樹脂封止した後に行っても良い。この場合には、通常の单層リードフレームを用いたQFPパッケージ等のようにダムバー(図示していない)を設けると良い。リード部410を半導体素子411へ搭載した後、ワイヤー414により、半導体素子の端子(パッド)411Aとリード部410の内部端子410Aとを電気的に結線した。(図4(f))

その後、所定の金型を用い、エポキシ系の樹脂415でリード部410の外部端子部410Bのみを露出させて、全体を封止した。(図4(g))

ここでは、専用の金型(図示していない)を用いたが、

所定の面(外部端子部)を残し樹脂封止できれば、必ずしも金型は必要としない。次いで、露出されている外部端子部410B上に半田ペーストをスクリーン印刷により塗布し、半田(ペースト)からなる外部電極416を作製し、本発明の樹脂封入型半導体装置を作製した。(図4(h))

尚、半田からなる外部電極416の作製は、スクリーン印刷に限定されるものではなく、リフローまたはポッティング等でも、回路基板と半導体装置との接続に必要な量の半田が得られれば良い。

【0012】

【発明の効果】本発明は、上記のように、更なる樹脂封止型半導体装置の高集積化、高機能化が求められる状況のもと、半導体装置パッケージサイズにおけるチップの占有率を上げ、半導体装置の小型化に対応させ、回路基板への実装面積を低減できる、即ち、回路基板への実装密度を向上させることができる導体装置の提供を可能としたものであり、同時に従来のT S O P等の小型パッケージに困難であった更なる多ピン化を実現した樹脂封止型半導体装置の提供を可能としたものである。

【図面の簡単な説明】

【図1】実施例の樹脂封入型半導体装置の概略断面図及び要部概略図

【図2】実施例のリードフレームの平面図

【図3】実施例のリードフレームの製造工程図

【図4】実施例の樹脂封止型半導体装置の製造工程図

【図5】実施例のリードフレームに絶縁接着材を貼りつけた状態の平面図

【符号の説明】

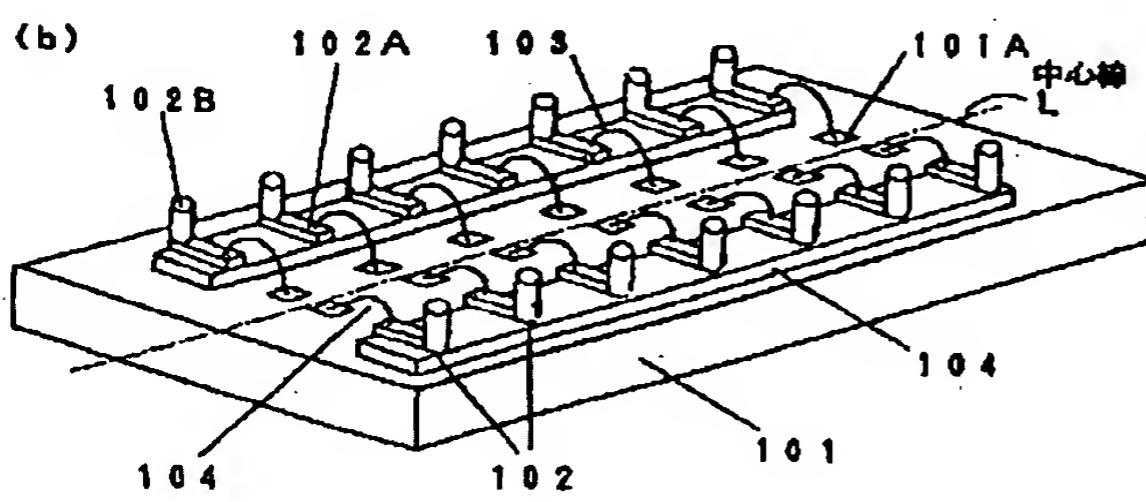
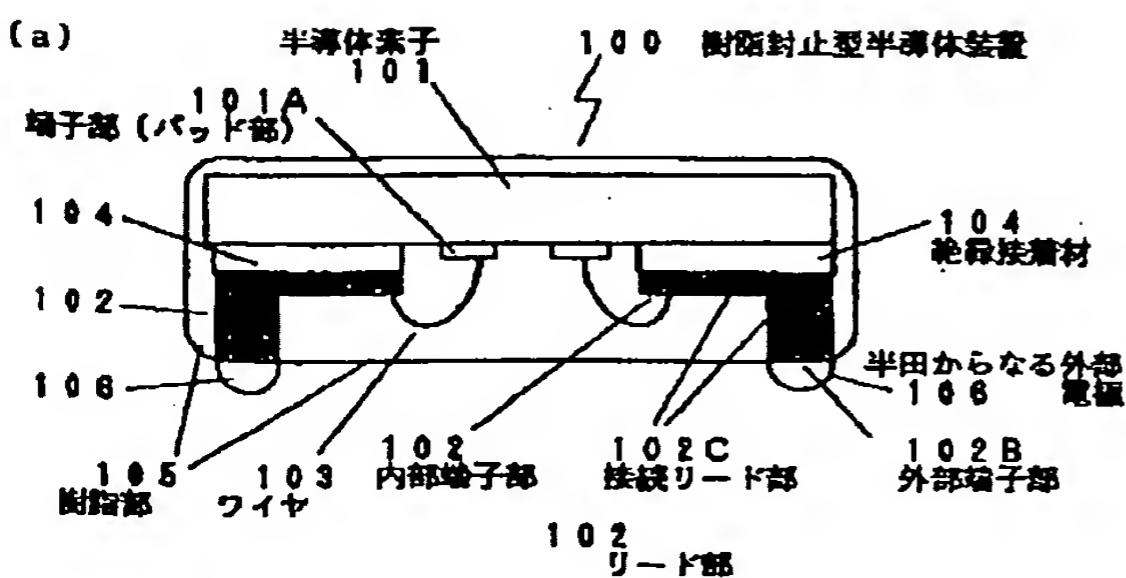
30	100	樹脂封止型半導体装置
	101	半導体素子
	101A	端子部(パッド部)
	102	リード部
	102A	内部端子部
	102B	外部端子部
	102C	接続リード部
	103	ワイヤ
	104	絶縁接着材
	105	樹脂部
40	106	半田(ペースト)からなる外部電極
	200	リードフレーム
	201	内部端子部
	202	外部端子部
	203	接続リード部
	204	連結部
	205	外枠部
	300	リードフレーム素材
	301	レジスト
	301A	レジストパターン

9

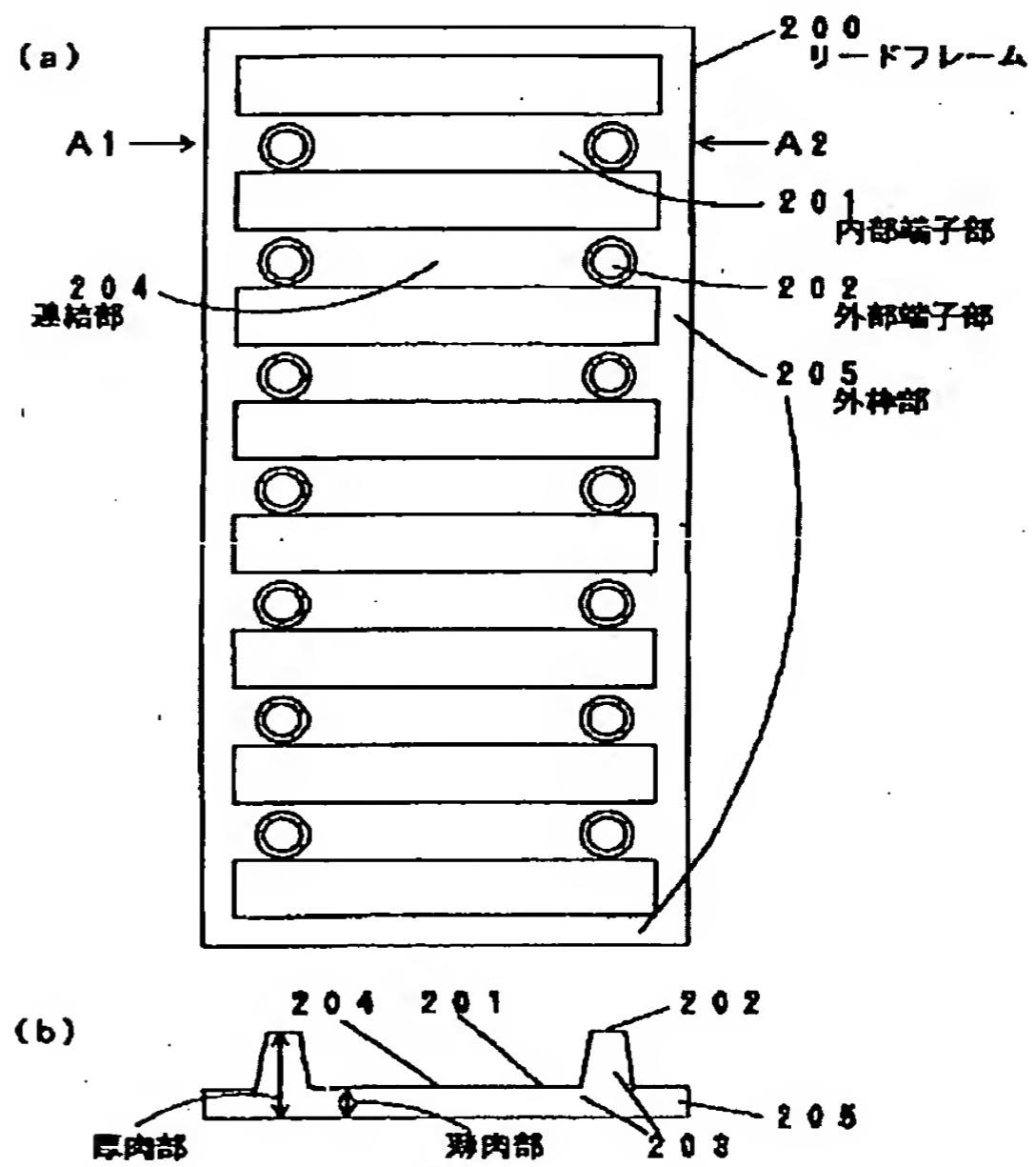
303A	内部端子部
303B	外部端子部
304	連結部
305	金メッキ部
306	外枠部
400	リードフレーム
401	絶縁接着材(テープ)
402	外部端子部
403	連結部

405A、405B	打ち抜き金型
406A、406B	外枠打ち抜きおよび圧着用金型
410	リード部
410A	内部端子部
410B	外部端子部
410C	接続リード部
411	半導体素子
411A	ワイヤー
415	樹脂

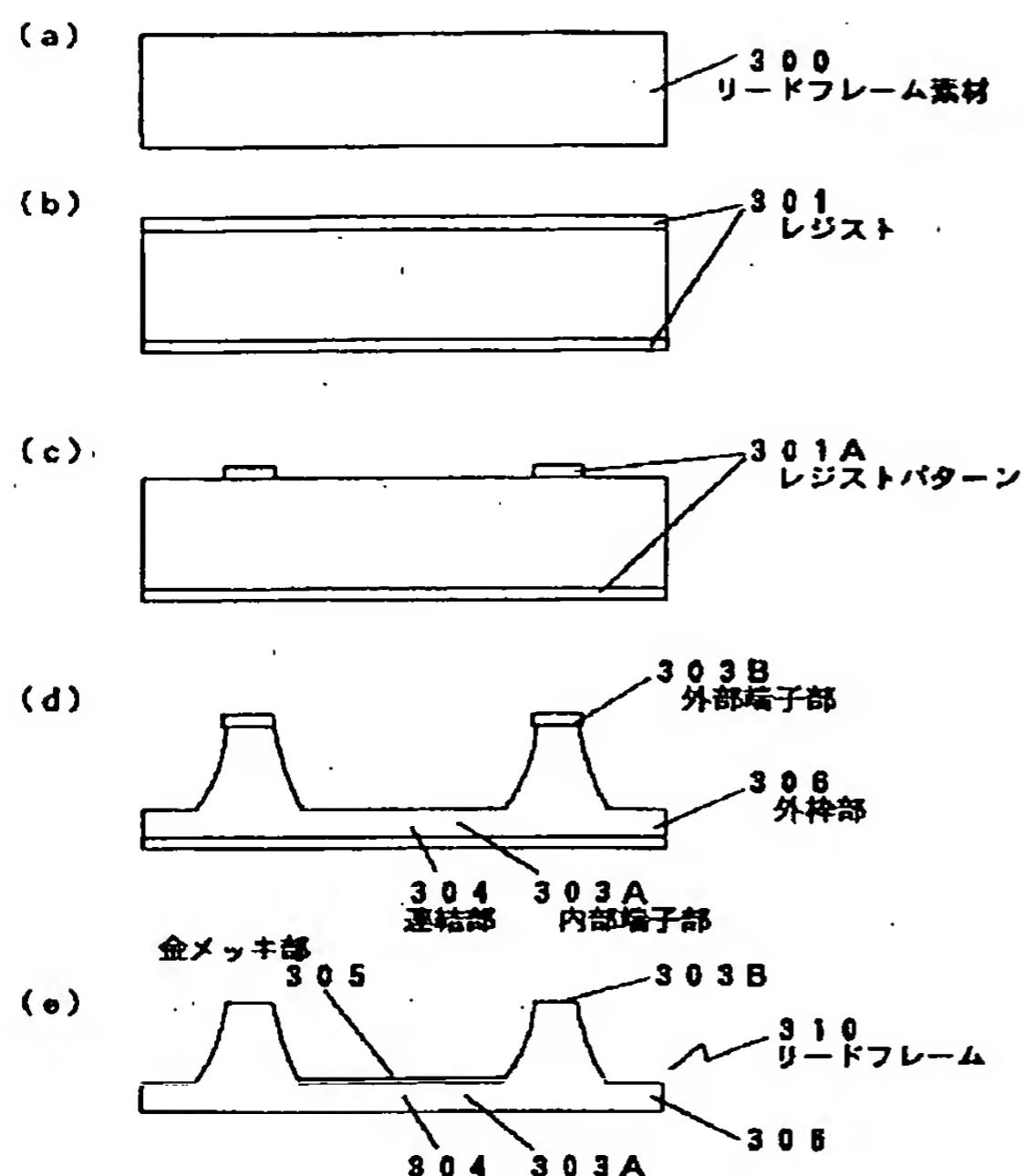
【図1】



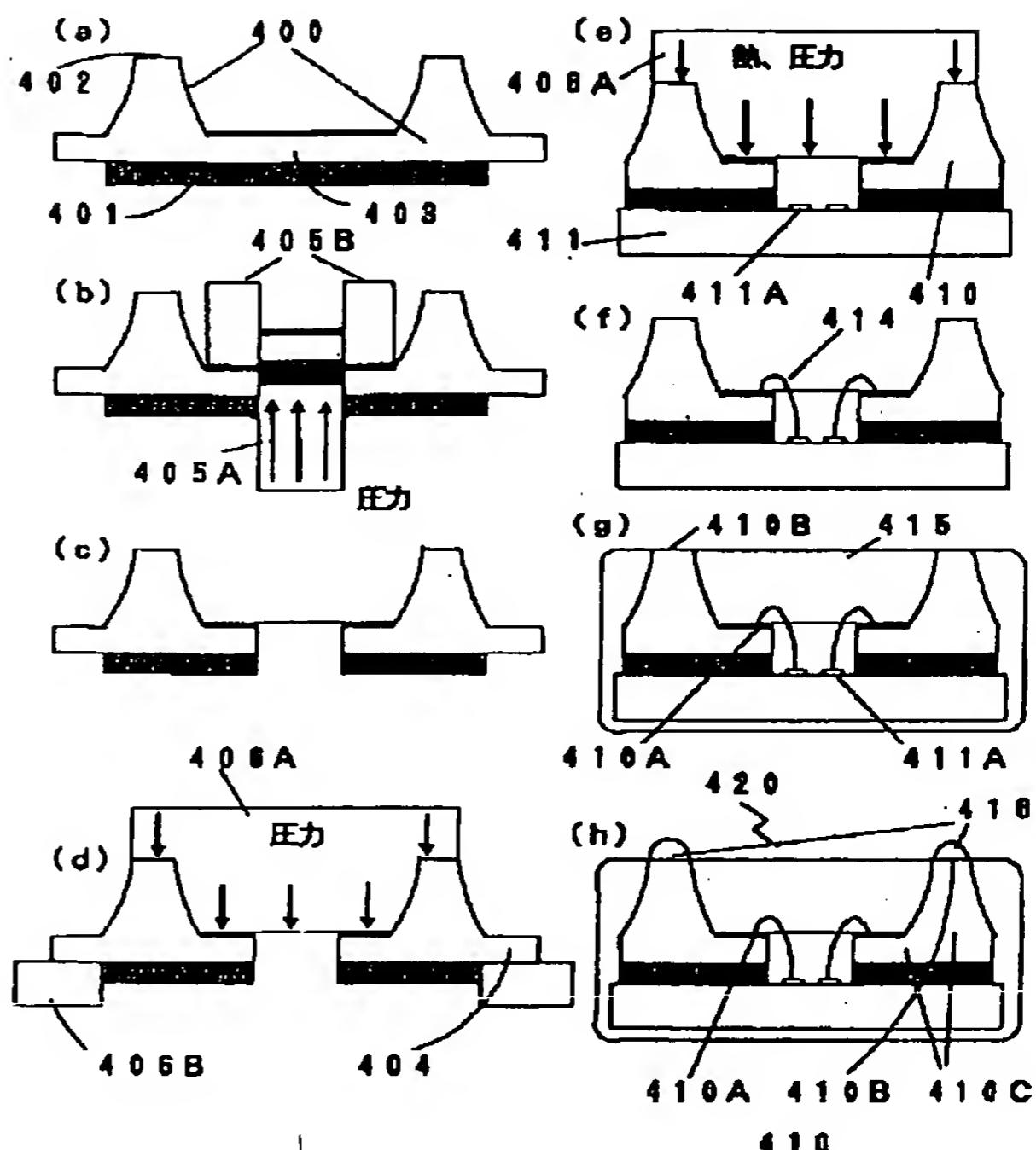
【図2】



【図3】



【図4】



【図5】

